

# ワード線容量の測定について

作成：住友金属工業(株)

住友金属テクノロジー(株)

# 課題：ワード線容量の測定

## 従来方法

メモリセルアレイのワード線をショートしたpFオーダーの容量TEG測定  
実測での容量成分の分離解析不可  
2次元、3次元シミュレーターで算出

## 当社容量計CS8800を使用

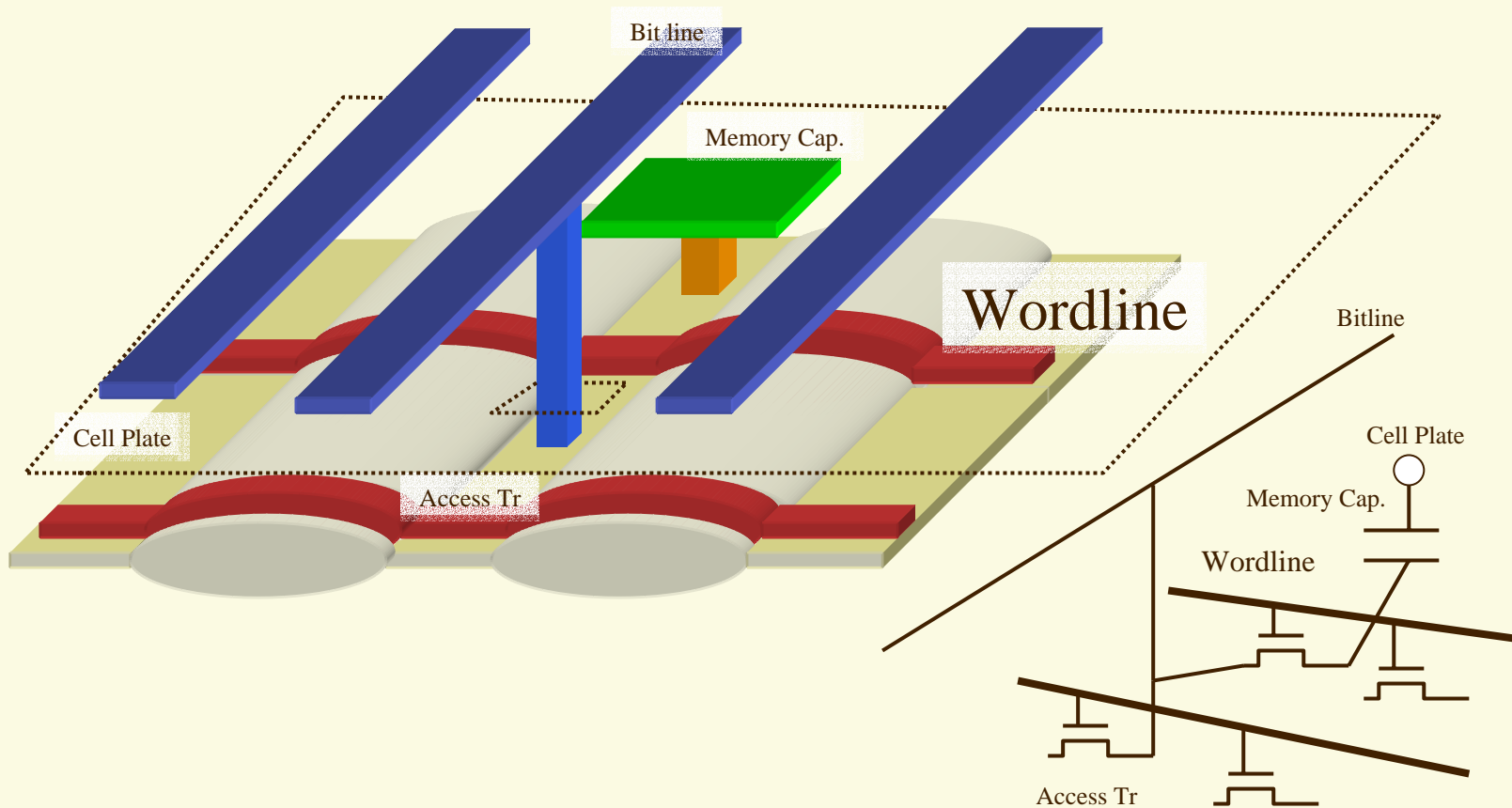
実際の本物のワード線容量を測定可能

測定対象を選択できる

(Guard端子に接続したものは測定対象から除去)

更に高精度なメモリアレイ設計・行デコーダー設計が可能

# ワード線の構造(例)と等価回路



# ワード線の容量

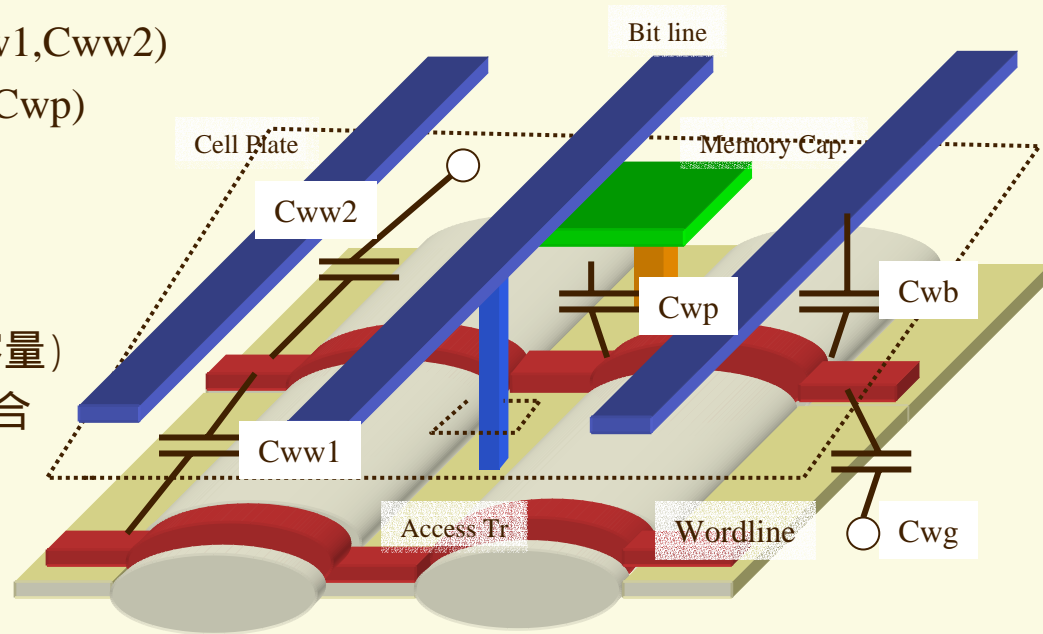
想定されるワード線容量

- ワード線-隣接ワード線( $C_{ww1}, C_{ww2}$ )
- ワード線-セルプレート容量( $C_{wp}$ )
- ワード線-ビット線容量( $C_{wb}$ )
- ワード線-基板容量( $C_{wg}$ )

$$C_{wg} = C_{mos} + C_{line}$$

(アクセスTrゲート容量 + 配線容量)

- ワード線-データ側Tr接合容量( $C_{ws}$ )



紹介例でのワード線容量( $CW$ )

$$CW = C_{ww1} + C_{ww2} + C_{wp} + C_{wg} + C_{ws}$$

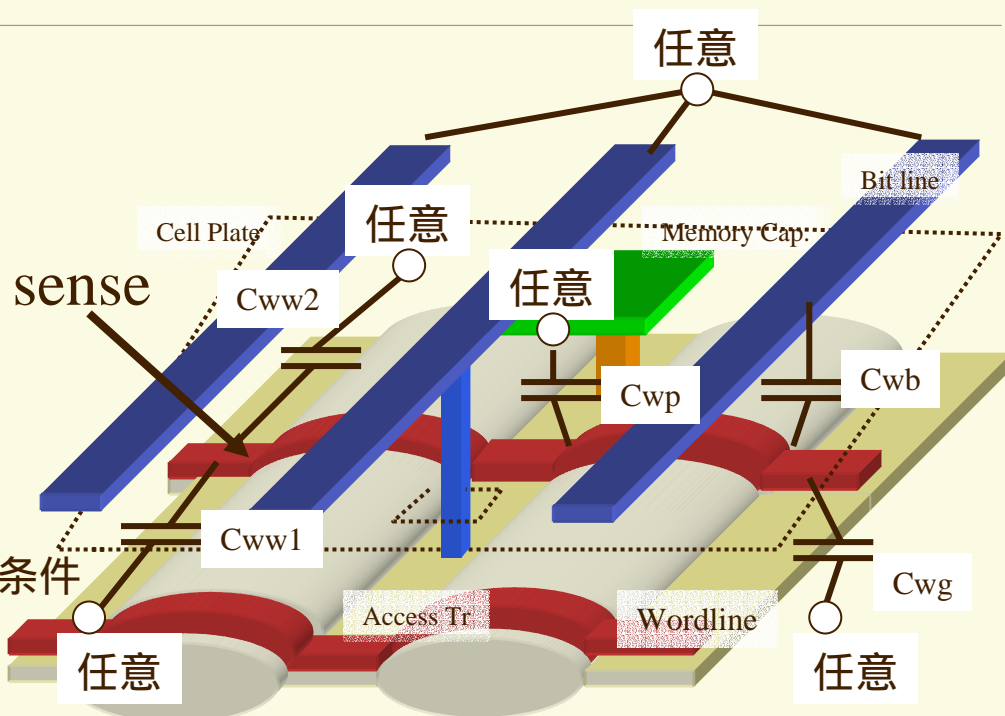
# ワード線容量の測定(推定)

## ワード線容量測定条件

- 📄 ワード線測定パッドがワード線そのものにある場合
- 📄 上記配線容量が無視できる
- 📄 行デコーダ出力TrがOFF
- 📄 ビット線がある電圧にバイアスされている(アクセスTrOFF)

## 全ワード線容量測定のバイアス条件

- 📄 対象ワード線: sense端子
- 📄 隣接ワード線: 任意電圧
- 📄 全ビット線: 任意電圧
- 📄 セルプレート: 任意電圧
- 📄 Pwell: 任意電圧(接合逆バイアス)
- 📄  $CW = C_{ww1} + C_{ww2} + C_{wp} + C_{wg} + C_{ws}$



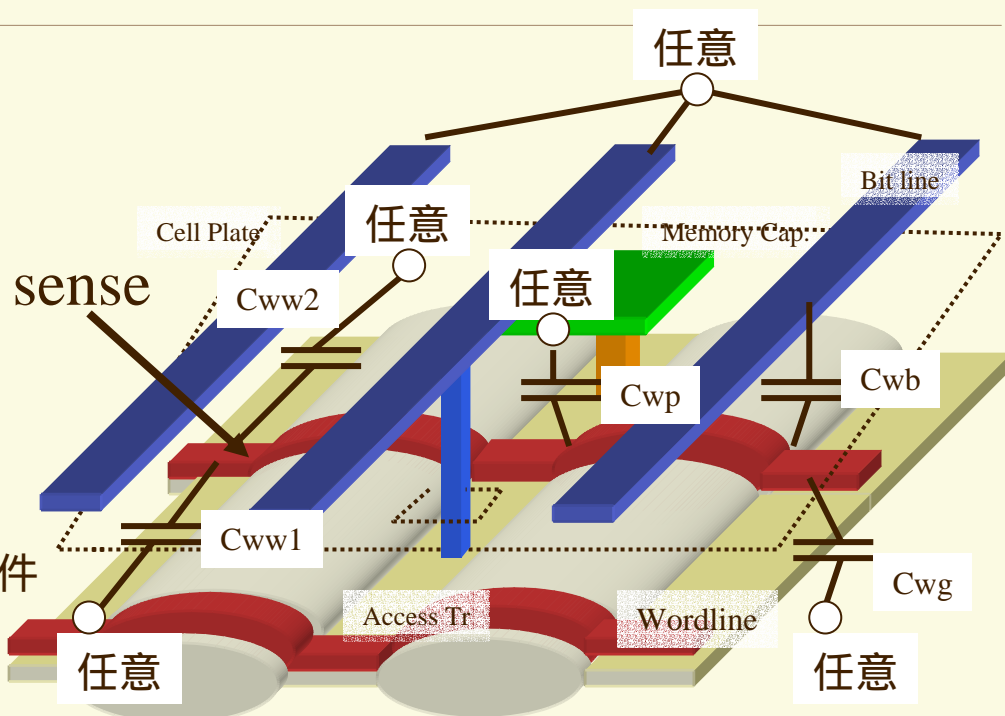
# ワード線容量の測定 (推定)

## ワード線容量測定条件

- 📄 ワード線測定パッドがワード線そのものにある場合
- 📄 上記配線容量が無視できる
- 📄 行デコーダ出力TrがOFF
- 📄 ビット線がある電圧にバイアスされている (アクセスTrOFF)

## Cwpを除いた場合のバイアス条件

- 📄 対象ワード線: sense端子
- 📄 隣接ワード線: 任意電圧
- 📄 全ビット線: 任意電圧 (アクセスTrOFF)
- 📄 セルプレート: Guard端子
- 📄 Pwell: 任意電圧 (接合逆バイアス)
- 📄  $CW = Cww1 + Cww2 + Cwg + Cws$



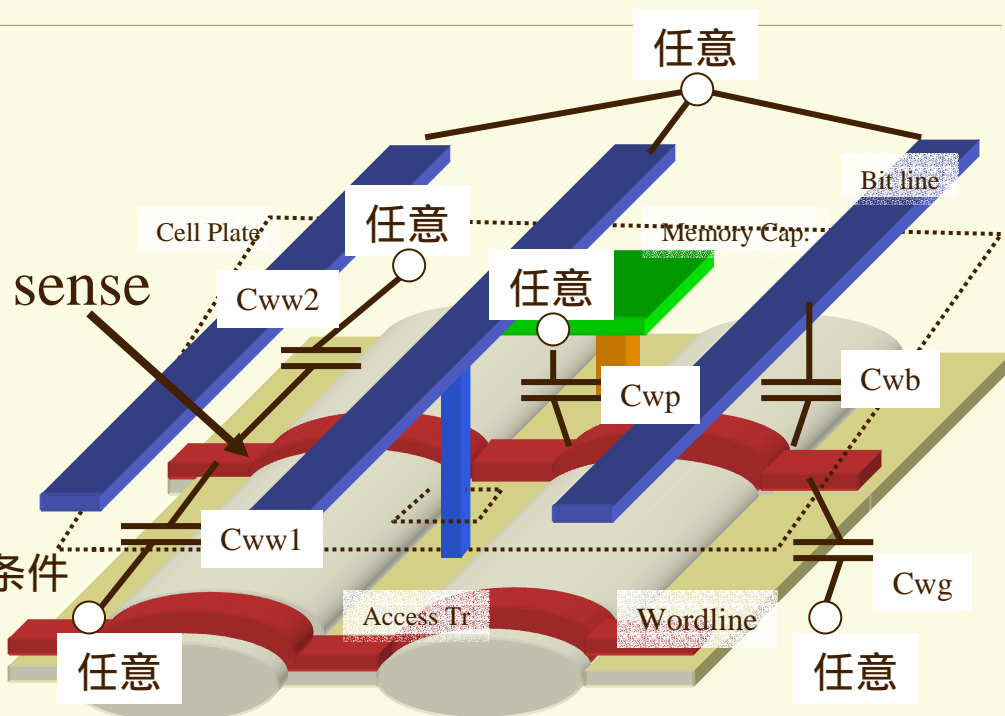
# ワード線容量の測定(推定)

## ワード線容量測定条件

- 📄 ワード線測定パッドがワード線そのものにある場合
- 📄 上記配線容量が無視できる
- 📄 行デコーダ出力TrがOFF
- 📄 ビット線がある電圧にバイアスされている(アクセスTrOFF)

## Cww1を除いた場合のバイアス条件

- 📄 対象ワード線: sense端子
- 📄 隣接ワード線1: Guard端子
- 📄 隣接ワード線2: 任意電圧
- 📄 全ビット線: 任意電圧
- 📄 セルプレート: 任意電圧
- 📄 Pwell: 任意電圧 (接合逆バイアス)
- 📄  $CW = Cww2 + Cwp + Cwg + Cws$



# ワード線容量測定ご提案

